

PROBE CARD

Patent number: JP8115955
Publication date: 1996-05-07
Inventor: FUJII HIDEO; KUSUMOTO SHIGENORI
Applicant: KOBE STEEL LTD
Classification:
- **international:** H01L21/66; G01R1/073
- **european:**
Application number: JP19940249502 19941014
Priority number(s):

Report a data error here

Abstract of JP8115955

PURPOSE: To provide a probe card in which a false defect is eliminated by preventing Sn from fusing with a probe card.

CONSTITUTION: A probe pin made of a W alloy containing at least one of Ni, Co or Fe is pressed against the coating layer of a semiconductor element having an electrode pad part applied with a coating layer containing Sn thus inspecting or measuring the electric characteristics of the semiconductor element. In such probe card, the probe pin is coated, on the surface at the tip, with at least one kind selected from a group of C, Eu, Ho, Ir, Np, Os, Rb, Sc, Ta, Tc, Tm and W. Material of the probe pin is not limited to W alloy but a Pd alloy or a Be-Cu alloy may be employed.

Data supplied from the **esp@cenet** database - Patent Abstracts of Japan

(19) 日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11) 特許出願公開番号

特開平8-115955

(43) 公開日 平成8年(1996)5月7日

(51) Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 21/66	B	7735-4M		
G 0 1 R 1/073	E			

審査請求 未請求 請求項の数 2 O L (全 4 頁)

(21) 出願番号 特願平6-249502

(22) 出願日 平成6年(1994)10月14日

(71) 出願人 000001199
株式会社神戸製鋼所
兵庫県神戸市中央区脇浜町1丁目3番18号

(72) 発明者 藤井 秀夫
兵庫県神戸市西区高塚台1丁目5番5号
株式会社神戸製鋼所神戸総合技術研究所内

(72) 発明者 楠本 栄典
兵庫県神戸市西区高塚台1丁目5番5号
株式会社神戸製鋼所神戸総合技術研究所内

(74) 代理人 弁理士 植木 久一

(54) 【発明の名称】 プローブカード

(57) 【要約】

【目的】 プローブピンへのS nの溶着を防止して、疑似不良が発生することのないプローブカードを提供する。

【構成】 少なくともNi, Co, Feのいずれかを含有するW合金を材質とするプローブピンを有し、Sn含有被覆層が形成された電極パッド部を有する半導体素子の該被覆層に前記プローブピンを圧接させることにより、上記半導体素子の電気的特性を検査または測定するプローブカードであって、上記プローブピンの先端部表面に、C, Eu, Ho, Ir, Np, Os, Rb, Sc, Ta, Tc, Tm, Wよりなる群から選ばれる1種以上がコーティングされてなることを特徴とする。尚、プローブピンの材質はW合金だけに限定されるものではなく、Pd合金またはBe-Cu合金であってもよい。

1

【特許請求の範囲】

【請求項1】 少なくともNi, Co, Feのいずれかを含有するW合金を材質とするプローブピンを有し、Sn含有被覆層が形成された電極パッド部を有する半導体素子の該被覆層に前記プローブピンを圧接させることにより、上記半導体素子の電気的特性を検査または測定するプローブカードであって、

上記プローブピンの先端部表面に、C, Eu, Ho, Ir, Nb, Os, Rb, Sc, Ta, Tc, Tm, Wよりなる群から選ばれる1種以上がコーティングされてなることを特徴とするプローブカード。

【請求項2】 Pd合金またはBe-Cu合金を、上記W合金に代えてプローブピンの材質とする請求項1に記載のプローブカード。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、半導体素子の電気的特性の検査に用いられるプローブカードに関するものである。

【0002】

【従来の技術】半導体素子のパッケージには、フラットパッケージ(FP)やテープキャリアパッケージ(TCP)など種々の方式があるが、いずれのパッケージにおいても、リード部に設けられる電極パッドを介して内部回路と外部回路が接続される。従って上記電極パッドには、内部および外部への配線[ILB(inner lead bonding)およびOLB(outer lead bonding)]の際の接合性を確保する為に、予めSnメッキ処理またはハンダ付け処理が施されてSn含有被覆層が形成されている。

【0003】前記半導体素子の電気的特性を検査するにあたっては、複数のプローブピンが配設されたプローブカードが用いられており、上記プローブピンを前記電極パッドに圧接することによって半導体素子とテストの導通が得られる様に構成されている。上記プローブカードとして、例えば特開平1-128535には、図1の(a)、(b)に示すようなプローブカードが開示されている。図1の(a)はプローブカードの平面図、(b)はプローブカードの側面図であり、1がプローブピン、2がカード基板、3がプローブピン取付部を夫々示す。尚、上記プローブピン取付部においてはハンダ付け処理がなされており、プローブピン1はカード基板2に固着されている。上記プローブピンの材質としては、高温強度に優れたWなどが用いられているが、Wに数%のNi, Co, Feなどの元素を加えた合金を用いることによってWのハンダ濡れ性の向上を図ることも知られている。

【0004】しかしながら、上記のようなプローブピンを用いて検査を行うと、テスト回数が増えるにつれて、電極パッドのSn含有被覆層に由来するSnがプローブピンの先端に溶着してSn酸化物を形成し、プローブピ

2

ンと電極パッド間の接触抵抗が大きくなり、やがては良品も不良品と判定する疑似不良が発生し、安定した検査結果が得られなくなるという問題を有していた。

【0005】

【発明が解決しようとする課題】本発明は上記事情に着目してなされたものであって、プローブピンへのSnの溶着を防止して、疑似不良が発生することのないプローブカードを提供しようとするものである。

【0006】

【課題を解決するための手段】上記目的を達成した本発明のプローブカードとは、少なくともNi, Co, Feのいずれかを含有するW合金を材質とするプローブピンを有し、Sn含有被覆層が形成された電極パッド部を有する半導体素子の該被覆層に前記プローブピンを圧接させることにより、上記半導体素子の電気的特性を検査または測定するプローブカードであって、上記プローブピンの先端部表面に、C, Eu, Ho, Ir, Nb, Os, Rb, Sc, Ta, Tc, Tm, Wよりなる群から選ばれる1種以上がコーティングされてなることを要旨とするものである。尚、プローブピンの材質はW合金だけに限定されるものではなく、Pd合金またはBe-Cu合金であってもよい。

【0007】

【作用】プローブピンへのSn溶着を招く要因としては、プローブピンの先端形状と先端部材質が挙げられる。即ちプローブピンの先端形状は、図2に示す通り、先端面が平坦であると共に、側面とで形成される角度aが95°前後と鋭い形状を呈し、この部分が電極パッド部にコンタクトされるものであるから、例えばプローブピン又は半導体素子の位置や角度が多少なりともずれると、コンタクト時の接触面積が非常に小さくなる場合が発生する。接触面積が小さいと検査時に通電される電流密度が高くなることによって接触部分の温度が上昇し、メッキ層中のSnが溶融してプローブピンの先端に溶着する。一方先端部の成分元素として、Wの母材中にNi, Co, Feのいずれか1種以上を含有するか、或いはPd合金またはBe-Cu合金であると、Sn溶着が発生しやすいことが分かっている。

【0008】そこで本発明者らは鋭意研究を重ねた結果、プローブピンの先端に、C, Eu, Ho, Ir, Nb, Os, Rb, Sc, Ta, Tc, Tm, Wよりなる群から選ばれる1種以上の元素(以下、本発明に係るコーティング元素ということがある)をコーティングすれば、仮に電極パッド表面に形成されたSn含有被覆層が溶融したとしても、本発明に係るコーティング元素はSnと化合物をつくりにくいことから、プローブピンへは溶着し難いことを見出した。尚、上記C, Eu, Ho, Ir, Nb, Os, Rb, Sc, Ta, Tc, Tm, Wの元素がSnと化合物をつくらないことは、例えば、「Binary Phase Diagrams」(ASM INTERNATIONAL発行、Se

cond Edition, Volume 3) に二元平衡状態図がないことや、中間相も存在しない旨記載されていることから明らかである。

【0009】本発明は、上記コーティング元素のコーティング方法を限定するものではなく、スパッタリング法、イオンプレーティング法、CVD法、真空蒸着法などの公知の方法を用いてコーティングすればよい。

【0010】コーティング層の厚さとしては、Snの溶着を防止する上で、300Å以上が好ましく、厚過ぎても効果は飽和するので、500～2000Åがより好ましい範囲である。

【0011】さらに本発明は、プローブピンの材質によっても限定されるものではなく、W合金、Pd合金、Be-Cu合金以外であってもよく、少なくともSnと化*

スパッターターゲット
バックグラウンド圧力
アルゴン導入量
スパッタガス圧
投入電力
基板温度
プリスパッタ時間
本スパッタ時間

上記の条件により形成されたコーティング層の厚さを、同時にスパッタリングを行ったモニター部で測定したところ1160Åであった。

【0014】この様にして得られた本発明に係るプローブピン（以下、本発明例という）と、コーティングが施されていないプローブピン（以下、比較例という）について、抵抗測定計と微小変位計を用いて以下の方法により接触抵抗を測定した。

【0015】即ち、プローブピンを半導体素子の電極パッド部に向かって徐々に降ろしていき、導通がとれた位置を0μmとして、25μmずつ押し込みながら夫々の位置における抵抗値を測定した。押し込み量が200μmに達した後は、逆に25μmずつプローブピンを戻していき、各位置における抵抗値を測定した。尚、前記電極パッド部の表面にはSnがメッキされており、メッキ層の厚さは、オージェ分析の結果、1μmであった。また実際のテスト時に流れる電流は通常3～5mA程度であるが、本実施例では積極的にSnを溶解させるべく100mAの電流を流して測定を行った。

【0016】以上の測定を本発明例および比較例の夫々に対して2回ずつ行って、1回目と2回目の接触抵抗値の比較を行った。図1に比較例の測定結果を示す。1回

* 合物を形成する成分を有する材料をプローブピンとして用いるプローブカードには、本発明に係るコーティング元素をコーティングすることが有効である。

【0012】また、プローブピンの形状によっても制限を受けず、図1に例示した湾曲形状プローブピンの他、直線的に形成され途中で屈曲した形状のもの（例えば特公平1-45029号公報に記載）や、途中で二股になったもの（例えば特開平5-144895号公報に記載）など種々の形状のプローブピンに適用できる。

10 【0013】

【実施例】W-3.2wt %Niのプローブピンを用いて、以下の条件によりDCマグネトロンスパッタリングを行い、上記プローブピンの先端部にWをコーティングした。

4NのWターゲット
1×10⁻⁶Torr
10SCCM
2mTorr
78W(390V, 0.2A)
25℃
5分
5分

目に比べて2回目の接触抵抗値は増大することが分かる。図2に本発明例の測定結果を示す。1回目と2回目の接触抵抗値にはほとんど変化がない。

【0017】更に、接触抵抗測定後のプローブピンの先端部についてSEM（走査型電子顕微鏡）観察及びEDX（エネルギー分散型X線分光法）分析を行った結果、比較例ではプローブピンの先端にSn酸化物の付着が見られたが、本発明例の場合ではプローブピンの先端にSn酸化物の付着がほとんど認められなかった。

30

【0018】

【発明の効果】本発明は以上の様に構成されているので、プローブピンの先端にSnが溶着することを防止して疑似不良を起こすことのないプローブカードが提供できることとなった。

【図面の簡単な説明】

【図1】プローブカードの概略説明図であって、(a)は平面図、(b)は側面図である。

40

【図2】従来のプローブピンの先端部形状を示す図である。

【図3】比較例の接触抵抗の変化を示すグラフである。

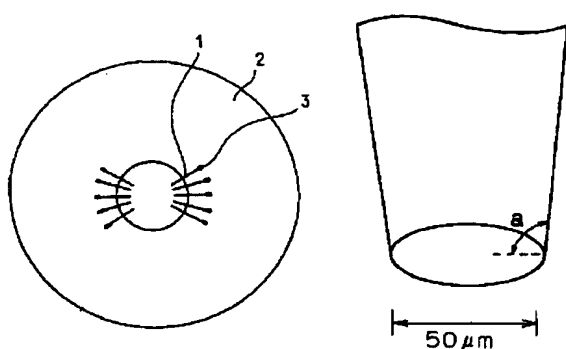
【図4】本発明例の接触抵抗の変化を示すグラフである。

【図1】

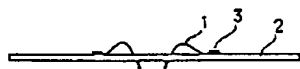
【図2】

【図3】

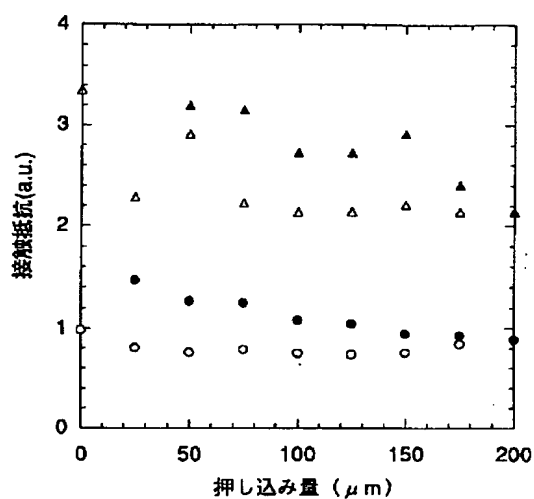
(a)



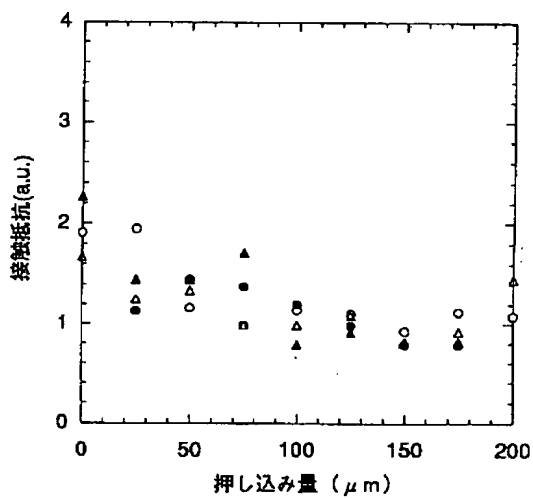
(b)



【図4】



○ 1回目 (正方向) △ 2回目 (正方向)
● 1回目 (負方向) ▲ 2回目 (負方向)



○ 1回目 (正方向) △ 2回目 (正方向)
● 1回目 (負方向) ▲ 2回目 (負方向)